

 <p>IMT Atlantique Bretagne-Pays de la Loire École Mines-Télécom</p>	ELP111
	Fonctions électroniques logiques et analogiques
	<p>Correction BE2</p> <p>Synthèse d'un circuit CMOS à partir d'un problème donné. Le distributeur de boissons chaudes</p>

Sommaire

1. RAPPEL DES FONCTIONNALITES.....	2
2. METHODE A APPLIQUER.....	2
3. UNE SOLUTION POSSIBLE.....	2

 IMT Atlantique Bretagne - Pays de la Loire École Mines-Télécom	ELP111
	Fonctions électroniques logiques et analogiques
	Correction BE2 Synthèse d'un circuit CMOS à partir d'un problème donné. Le distributeur de boissons chaudes

1. RAPPEL DES FONCTIONNALITES

Un distributeur de boissons chaudes permet de distribuer du café ou du thé, avec ou sans lait, ou du lait seul.

Trois boutons permettent de commander le distributeur : « café », « thé », « lait ». Pour obtenir l'une de ces boissons seule, il suffit d'appuyer sur le bouton correspondant. Pour obtenir une boisson avec lait, il faut appuyer en même temps sur le bouton correspondant à la boisson choisie et sur le bouton « lait ».

De plus, le distributeur ne fonctionne que si un jeton a préalablement été introduit dans la fente de l'appareil. Une fausse manœuvre après introduction du jeton (par exemple, appui simultané sur « café » et « thé ») provoque la restitution du jeton. Le lait étant gratuit, le jeton est également restitué si du lait seul est choisi.

On notera que la fonction de restitution du jeton peut indifféremment être active ou non lorsque aucun jeton n'est introduit dans l'appareil.

2. METHODE A APPLIQUER

1. Etablir la table de vérité des fonctions de restitution du jeton, J, de distribution du café, C, du thé T, et du lait, L.
2. Simplifier les fonctions si nécessaire (Karnaugh ou « à la main »). L'objectif est d'obtenir une forme la plus simplifiée possible en nombre d'opérateurs élémentaires et de variables.
3. Transformer les fonctions logiques simplifiées en opérateurs NAND, NOR et INV
4. Décrire le circuit CMOS correspond à chaque fonction logique transformée. L'objectif est d'atteindre un nombre de transistors le plus faible possible.
5. Calculer le nombre de transistors par fonction et au total
6. Calculer le temps de propagation par fonction

3. UNE SOLUTION POSSIBLE

Soient c, t, l, j les variables logiques correspondant aux propositions suivantes :

- $c = 1 \Leftrightarrow$ le bouton « café » est enfoncé,
- $t = 1 \Leftrightarrow$ le bouton « thé » est enfoncé,
- $l = 1 \Leftrightarrow$ le bouton « lait » est enfoncé,
- $j = 1 \Leftrightarrow$ un jeton a été introduit dans la fente de l'appareil.

c	t	l	j	C	T	L	J
0	0	0	0	0	0	0	x
0	0	0	1	0	0	0	0
0	0	1	0	0	0	0	x
0	0	1	1	0	0	1	1
0	1	0	0	0	0	0	x
0	1	0	1	0	1	0	0
0	1	1	0	0	0	0	x
0	1	1	1	0	1	1	0
1	0	0	0	0	0	0	x
1	0	0	1	1	0	0	0
1	0	1	0	0	0	0	x
1	0	1	1	1	0	1	0
1	1	0	0	0	0	0	x
1	1	0	1	0	0	0	1
1	1	1	0	0	0	0	x
1	1	1	1	0	0	0	1

$C = c.\bar{t}.j$ (lecture des mintermes dans le tableau et simplification de la variable l)

$T = \bar{c}.t.j$ (lecture des mintermes dans le tableau et simplification de la variable l)

$L = l.j.(\bar{c} + \bar{t})$ (lecture des mintermes dans le tableau, pas de lait si les 2 boutons café et thé sont enfoncés en même temps => $(\bar{c} + \bar{t})$)

$J = c.t + \bar{c}.\bar{t}.l$ (simplification par tableau de Karnaugh en utilisant les états indifférents)

Transformation des fonctions afin de minimiser le nombre de transistors (Th. de De Morgan) :

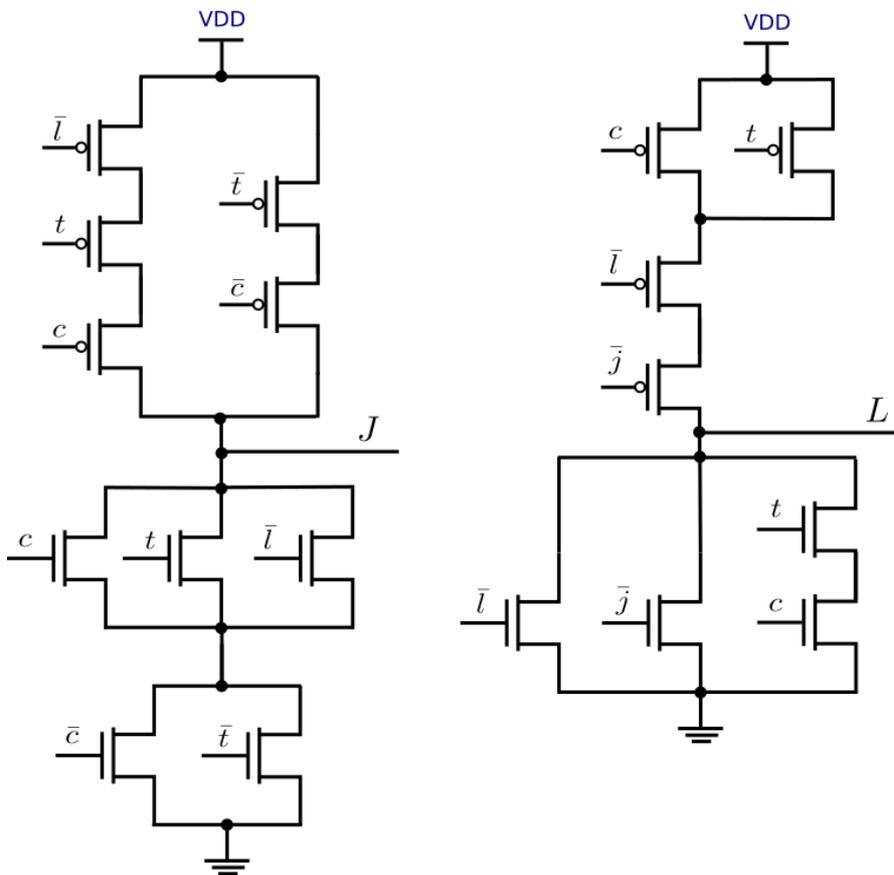
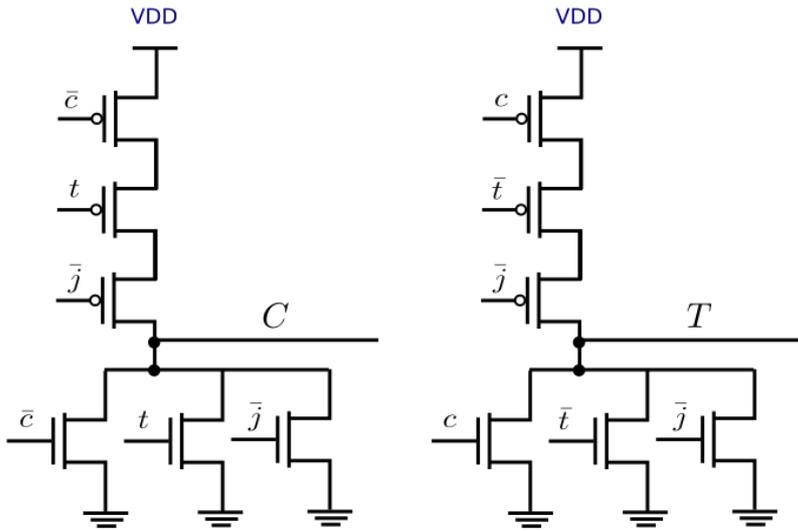
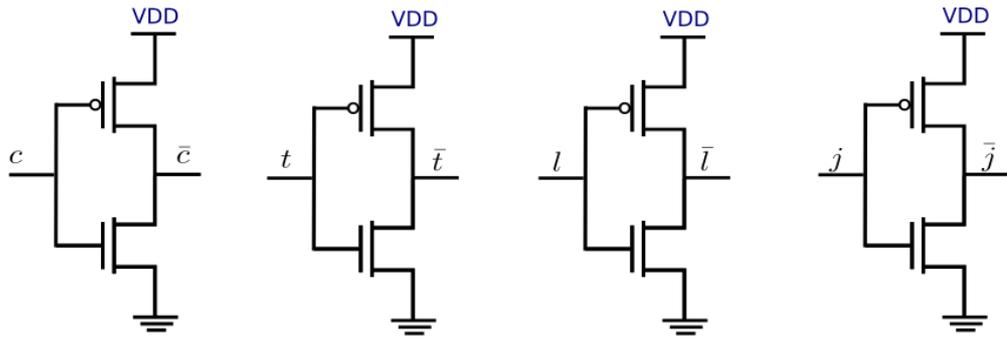
$$C = c.\bar{t}.j = \overline{\bar{c} + t + \bar{j}}$$

$$T = \bar{c}.t.j = \overline{c + \bar{t} + \bar{j}}$$

$$L = l.j.(\bar{c} + \bar{t}) = \overline{\bar{l} + \bar{j} + (c.t)}$$

$$J = c.t + \bar{c}.\bar{t}.l = \overline{(\bar{c} + \bar{t}).(\bar{c} + t + \bar{l})}$$

Les circuits électriques CMOS sont les suivants :



Le nombre de transistors par fonction est donné dans le tableau suivant ainsi que les temps de propagation :

	Nb de transistors (hors INV)	TpLH	TpHL
C	6	$4tp=3tp(\text{PMOS})+1tp(\text{INV})$	$2tp=1tp(\text{NMOS})+1tp(\text{INV})$
T	6	$4tp=3tp(\text{PMOS})+1tp(\text{INV})$	$2tp=1tp(\text{NMOS})+1tp(\text{INV})$
L	8	$4tp=3tp(\text{PMOS})+1tp(\text{INV})$	$2tp=2tp(\text{NMOS})$
J	10	$4tp=3tp(\text{PMOS})+1tp(\text{INV})$	$3tp=2tp(\text{NMOS})+1tp(\text{INV})$
Total INV	8	1tp	1tp
Total transistors (inclus INV)	38		

