



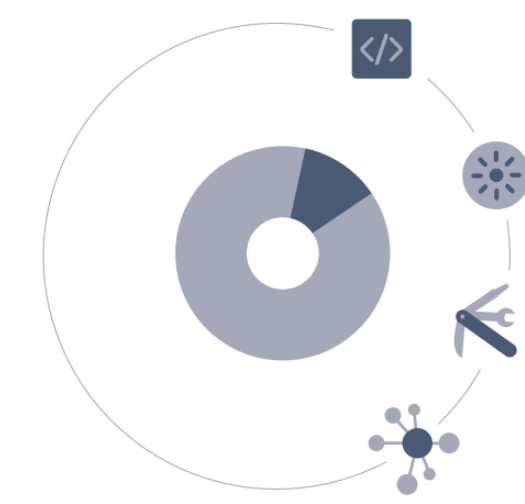
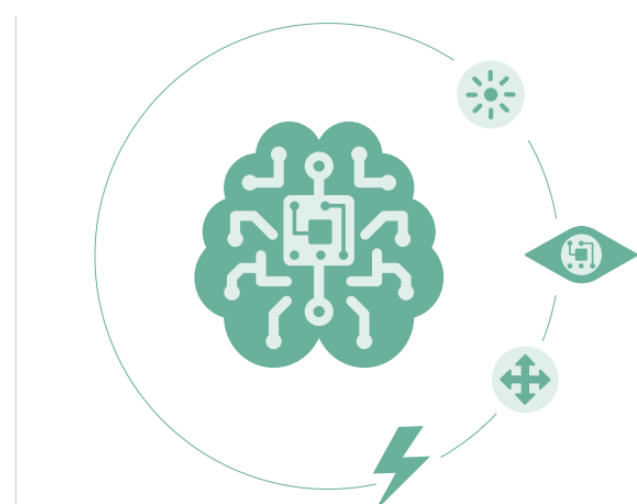
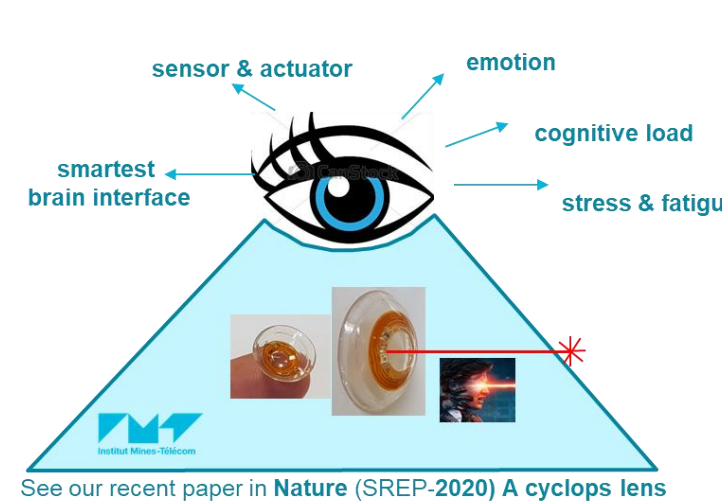
# Systèmes Embarqués et Hétérogènes - SEH 22B

**Former des ingénieurs capables de sélectionner, concevoir et réaliser les systèmes embarqués intelligents de demain!**

## Les 3 UE cœurs de la TAF



### C: Systèmes embarqués : du capteur au traitement intelligent



### Responsable

Stefan Weithoffer

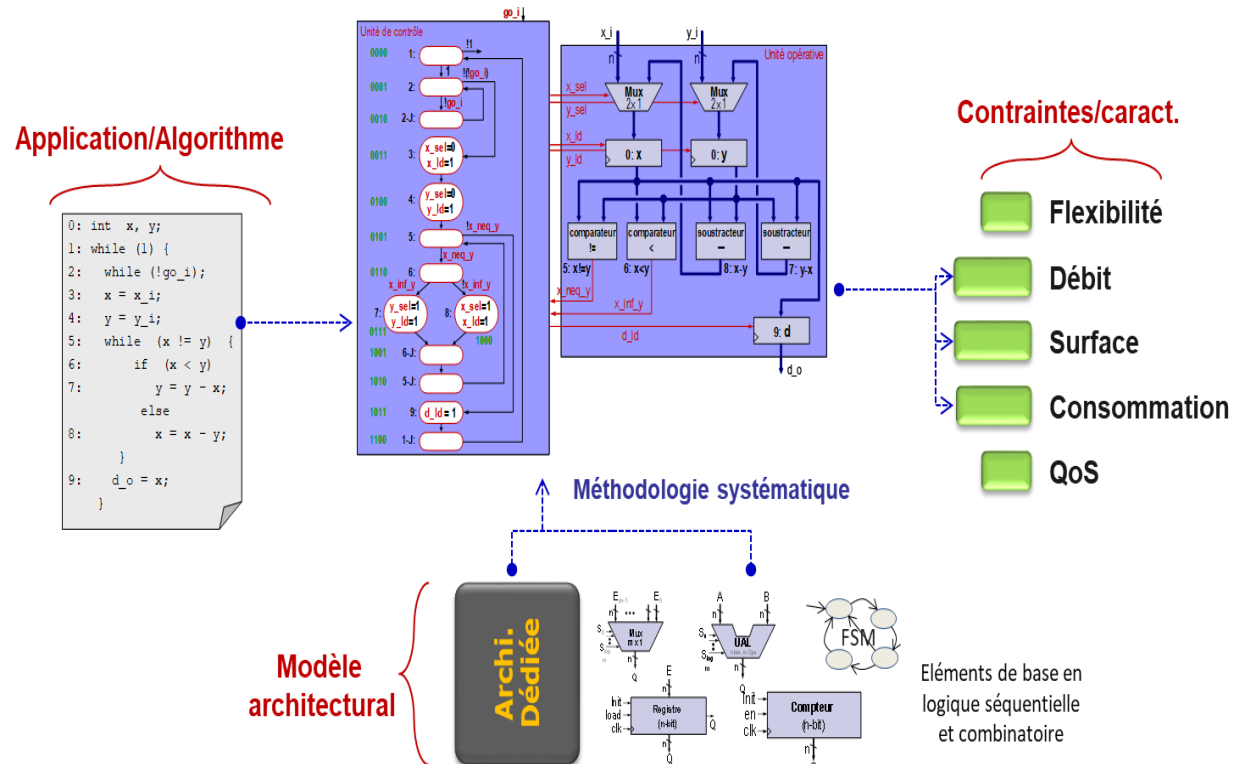
### Mots-clés

Systèmes embarqués, accélération de calcul, VHDL, ASIC, FPGA, GPU, processeurs, circuits numériques et analogiques, logiciel/matériel, adéquation algorithme/architecture, systèmes d'exploitation, calcul parallèle, intelligence artificielle, optimisation.

### Liste UE électives

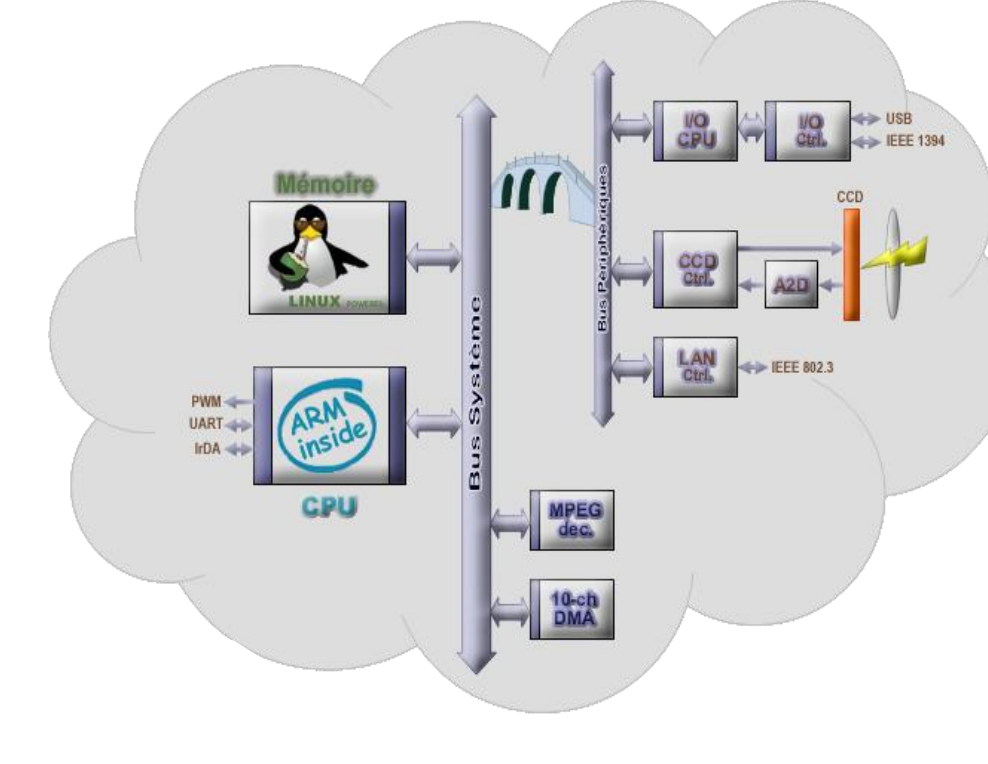
- Workshop à Grenoble : recherche et industrie des micro et nanotechnologies
- Conception haut niveau de circuits
- Conception de capteurs intégrés intelligents
- Calcul parallèle
- Intelligence artificielle (intro et optimisation)
- Technologies et dispositifs radiofréquences
- Radio-logicielle
- Méthodes avancées de programmation et de dev. Logiciel
- Ingénierie des applications Web
- Nouveaux usages et techniques de visualisation et affichage interactif
- Dispositifs médicaux communicants
- Capteurs et énergie
- Intégration électronique : de l'algorithme au prototype
- Parcours d'excellence par la recherche / contrat pro en A3 / UE entrepreneuriat-innovation

### A: Méthodologies de conception – de l'algorithme à la puce



Méthodologies de conception de circuits numériques performants à partir d'une description algorithmique et d'un ensemble de contraintes.

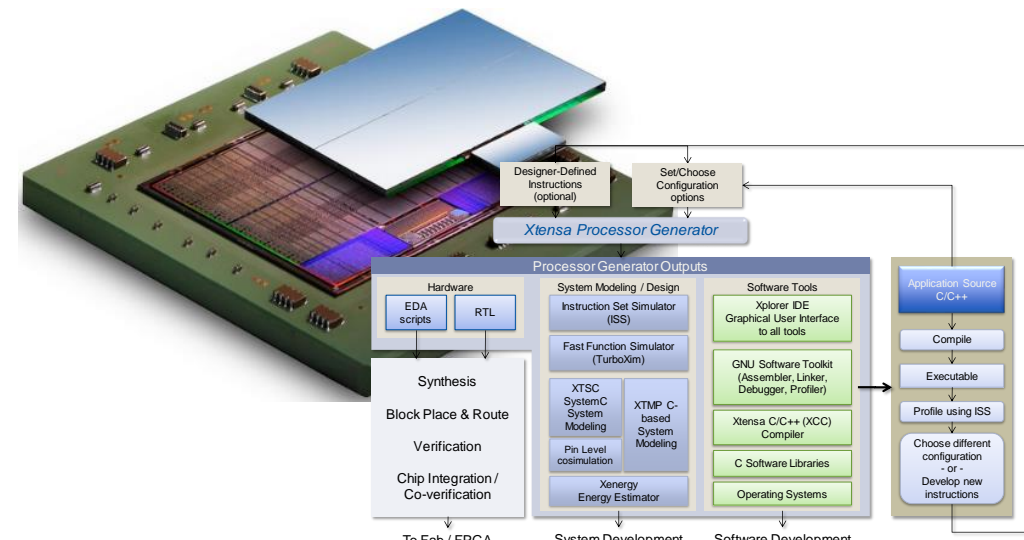
### B: Systèmes embarqués – interaction logiciel/matériel



Interaction entre logiciel et matériel dans les systèmes embarqués. Processeurs, mémoires, bus de comm., périphériques. Linux embarqué, pilotes, tâches.

## Au sein de la TAF , créez votre parcours par choix des UE électives (exemples)

### Parcours 1: Capteurs/Physique



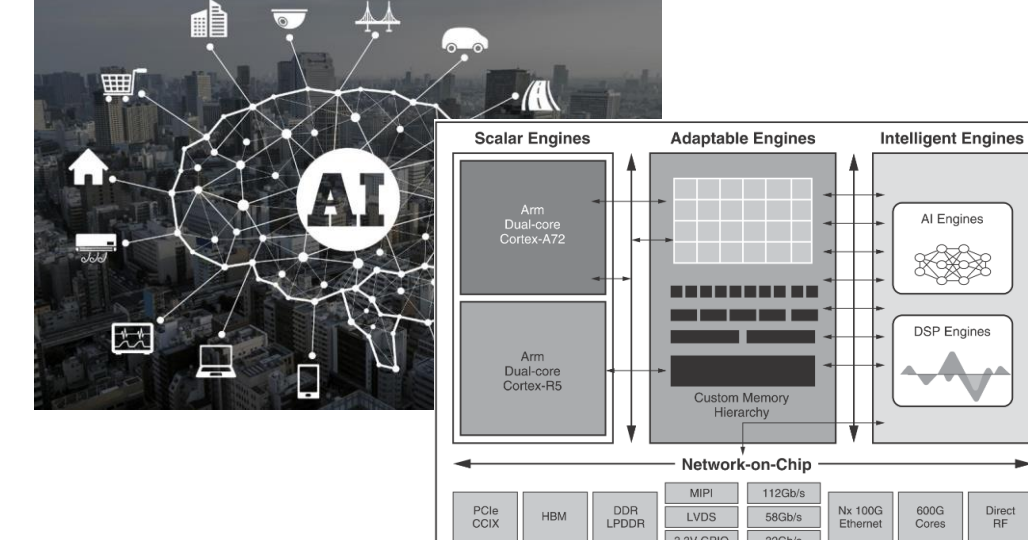
D: choix libre  
E: choix libre  
F: Conception haut niveau de circuits  
G: Dispositifs médicaux connectés  
H: Conception de capteurs intégrés intelligents

### Parcours 2: Embedded Software



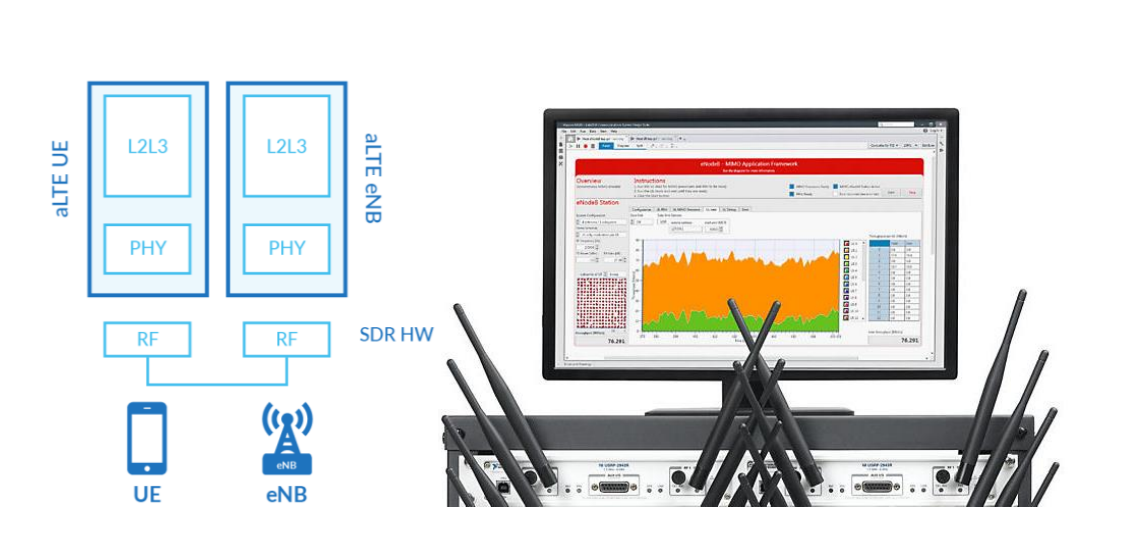
D: choix libre  
E: choix libre  
F: Conception haut niveau de circuits / Display  
G: Ingénierie des applications web  
H: Calcul parallèle pour l'ingénieur

### Parcours 3: IA Embarquée



D: choix libre (IA Intro)  
E: choix libre  
F: Conception haut niveau de circuits  
G: Efficient Deep Learning  
H: Calcul parallèle pour l'ingénieur

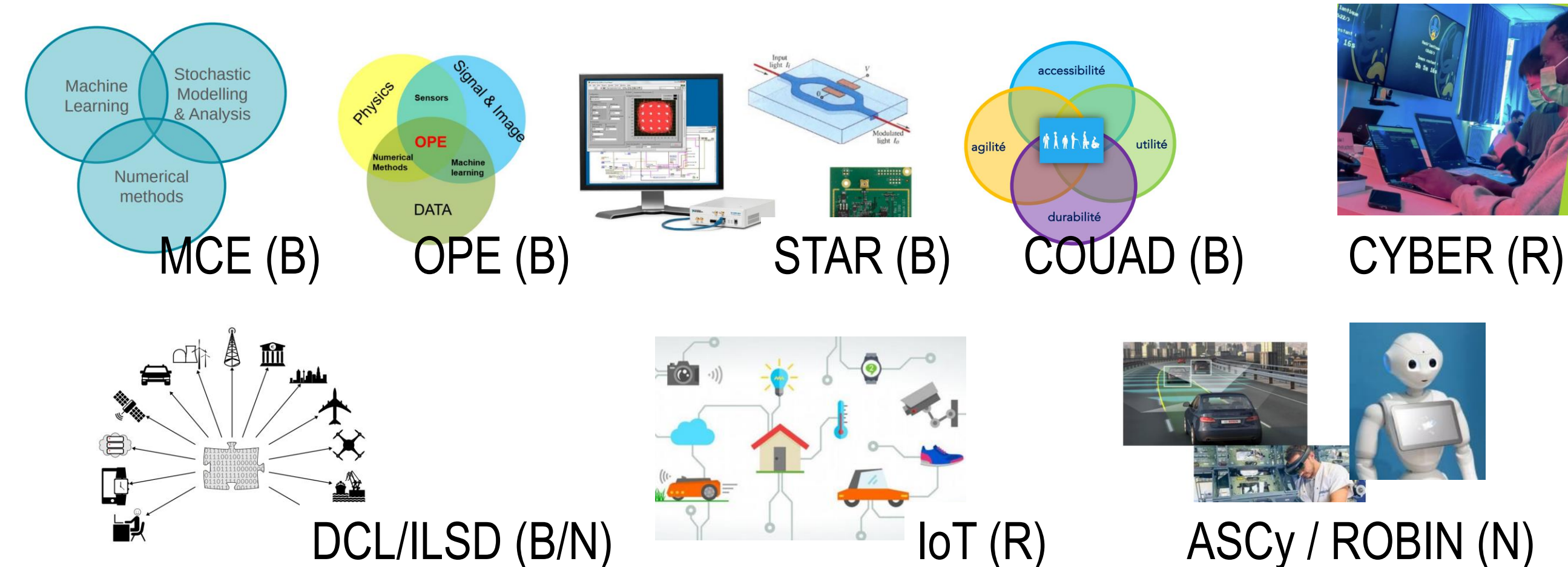
### Parcours 4: Telecom



D: choix libre (UEE SEH)  
E: choix libre (UEE SEH)  
F: Conception haut niveau de circuits / Display  
G: Réseaux mobiles  
H: Réseaux optiques et architectures

### Parcours 5: Parcours Libre 3 UE électives "SEH" + 2 UE électives libre

### TAFs complémentaires



### Entreprises cibles

- Transports (automobile, aéronautique, aérospatial)
- Electronique grand public
- Télécoms et IoT
- Robotique
- Domotique
- Défense
- Cyber-sécurité
- Santé



### Devenez...



Engineering Program Analyst chez Intel pour gérer des projets de conception de SoC, en liaison avec un responsable de programme, un responsable technique et des équipes transverses.  
Comme Varenka Martin.



FPGA Tech Lead chez OVH pour développer des solutions originales combinant matériel, logiciel et réseau.  
Comme Tristan Groléat.



Senior Hardware Designer chez STMicroelectronics pour gérer la conception, l'optimisation et la vérification de nouveaux IP numériques intégrés aux microcontrôleurs.  
Comme Sandrine Coudière.



Security Architecture Director chez Qualcomm, après des postes de CTO et VP R&D at TrustAZUR, ingénieur puis directeur R&D chez Texas Instruments, Samsung et Inside Secure sur la sécurité des systèmes embarqués.  
Comme Aymeric Vial.

Source LinkedIn